

PAT-NO: JP404349535A

DOCUMENT-IDENTIFIER: JP 04349535 A

TITLE: INFORMATION PROCESSOR

PUBN-DATE: December 4, 1992

INVENTOR-INFORMATION:

NAME

KIKUCHI, SATOSHI

HATANO, TOMIHISA

ASSIGNEE-INFORMATION:

NAME

COUNTRY

HITACHI LTD

N/A

APPL-NO: JP03123391

APPL-DATE: May 28, 1991

INT-CL (IPC): G06F009/46, G06F013/00 , H04N001/00 , G06F012/06

ABSTRACT:

PURPOSE: To develop the program without being conscious of an invasion of an address of a memory area by converting automatically an address of a static memory area accessed by the program to a dynamic address used by a task actually.

CONSTITUTION: In the case a communication request is generated, a task requests to actuate a communication control task. In this case in a program counter saving area of a TCB, an execution start address of a communication control program is registered, and the number of a free bank used for a bank number saving area is registered. An OS refers to the bank number saving area in the TCB of an actuated task, and informs the bank number to a memory managing part 4. The communication control program starts a processing from its execution start address, and in order to access a work area or an I/O area, an address of a bank window is outputted onto a bus 2. In this case, the memory managing part 4 converts the address of the bank window to an actual address.

COPYRIGHT: (C)1992,JPO&Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-349535

(43)公開日 平成4年(1992)12月4日

| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|--------------------------|---------|---------|-----|--------|
| G 0 6 F 9/46 | 3 4 0 B | 8120-5B | | |
| 13/00 | 3 5 1 G | 7368-5B | | |
| H 0 4 N 1/00 | C | 7170-5C | | |
| // G 0 6 F 12/06 | 5 7 0 | 8841-5B | | |

審査請求 未請求 請求項の数3(全 7 頁)

(21)出願番号 特願平3-123391

(22)出願日 平成3年(1991)5月28日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 菊地 聡

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所マイクロエレクトロニクス

機器開発研究所内

(72)発明者 幡野 富久

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所マイクロエレクトロニクス

機器開発研究所内

(74)代理人 弁理士 小川 勝男

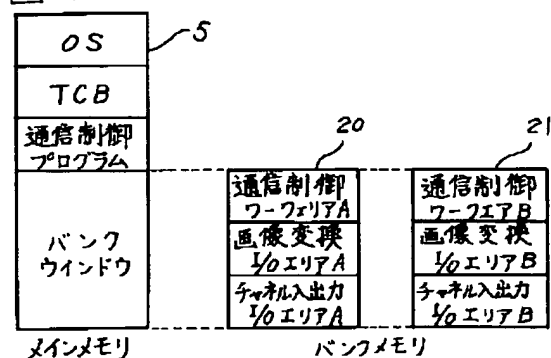
(54)【発明の名称】 情報処理装置

(57)【要約】

【構成】プログラムがアクセスするメモリ領域のアドレスをタスクが使用するメモリ領域のアドレスに変換する手段と、タスクが使用するメモリ領域の位置を特定する情報を記憶する手段と、タスク実行時に使用するメモリ領域の位置を前記アドレス変換手段に通知する手段を備える。

【効果】プログラムがアクセスする静的なメモリ領域またはI/O空間のアドレスを、実際にタスクが使用する動的な領域のアドレスに自動変換するので、並列処理を意識しないで、容易にプログラムを開発することができる。

図 1



【特許請求の範囲】

【請求項1】 マルチタスクOSの環境下で並列処理するプログラムを備えた情報処理装置において、前記プログラムがアクセスするメモリ領域のアドレスをタスクが使用するメモリ領域のアドレスに変換する手段と、前記タスクが使用する前記メモリ領域の位置を特定する情報を記憶する手段と、前記タスクの実行時に使用する前記メモリ領域の位置に関する情報を前記アドレス変換手段に通知する手段を備えることを特徴とする情報処理装置。

【請求項2】 マルチタスクOSの環境下で並列処理するプログラムを備えた情報処理装置において、前記プログラムは局所的なデータをアクセスする場合でもメモリ上の仮領域を静的にアクセスし、前記メモリ上の仮領域を指すアドレスを実際の動的な局所データ領域のアドレスに変換する手段と、実際の局所データ領域の位置を特定する情報を記憶する手段と、タスクの実行時に使用するメモリ領域の位置に関する情報を前記アドレス変換手段に通知する手段を備えることを特徴とする情報処理装置。

【請求項3】 マルチタスクOSの環境下で並列処理するプログラムを備えた情報処理装置において、前記プログラムは局所的なI/O機器をアクセスする場合でもメモリ上の仮領域をI/O空間として静的にアクセスし、メモリ上の仮領域を指すアドレスを実際の動的な局所的な前記I/O空間のアドレスに変換する手段と、実際の局所的な前記I/O空間の位置を特定する情報を記憶する手段と、タスク実行時に使用する前記I/O空間の位置に関する情報を前記アドレス変換手段に通知する手段を備えたことを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ファクシミリ装置等の情報処理装置に係り、特に、一プログラムで複数の同等処理タスクを並列実行する制御装置に関する。

【0002】

【従来の技術】 現在、公衆電話網用G3ファクシミリは、約四百万台と広く普及している。これらの装置は、企業内ネットワークの発達等に伴い、通信に先立って原稿を読取り、一時メモリ等の記憶装置に格納した後、複数の相手先へ送信するメモリ同報送信機能に対する需要が大きい。

【0003】 この同報送信には大きく分けて二種類ある。一つは、メモリ内の原稿を一相手先ずつ順番に送信する、順次、同報送信である。しかし、一旦、この機能を使用し始めると、連続送信する長い期間、その他の通信を待たさなければならない。そこで、通信トラフィックを削減するために複数の回線を用い、メモリ内の原稿を複数の相手先へ同時に送信する一斉同報送信機能を備えた装置もある。

【0004】 また、公衆電話網に代って、データをデジ

タル二値のまま送信するサービス統合デジタル網(ISDN: Integrated Services Digital Network)が整備されてきた。このISDNは、音声、画像、データ等の各種通信サービスを統一インタフェースにより提供するもので、現在、基本インタフェースと一次群インタフェースが実用化されている。このうち、基本インタフェースは、一本の加入者線上に、64Kbps (bits per second) の情報伝送チャネルを二本と、16Kbpsの制御チャネルを一本備えている。

【0005】 このようなインフラストラクチャ確立の影響を受けて、ISDNのようなデジタル網に接続可能なG4ファクシミリが注目を浴びている。この装置は、一枚のA4原稿を数秒で送信し、更に400×400ppi (pels per inch) の高精細な画像通信を実現できる。またISDNに接続するG4ファクシミリは、二本の情報伝送チャネルを用いて、送信中の他相手先送信や受信中の送信等、同時通信機能の特徴とするものもある。

【0006】 このように、これからのファクシミリ装置は、同時通信機能が大変重要な要素となる。

【0007】 ここで、図4のシステム構成を用いて、従来の同時通信可能なファクシミリを説明する。

【0008】 同図において、1は装置全体を制御する主制御部、2はデータやアドレスが流れるバス、5はプログラム等を格納するメインメモリ、7は原稿の画像データを格納する画像メモリ、8は原稿を読取るスキャナ及び原稿を印刷するプリンタで構成される読取記録部、9、10は画像データを圧縮又は伸長する画像変換部、11、12は画像データもしくは通信手順データを送受信するチャネル入出力部、13、14は通信チャネル又は回線である。また15、16は誤り再送制御やページ同期制御、種々の通信条件に関するネゴシエーション等、通信手順を実行する通信制御部である。

【0009】 ユーザが読取記録部8に原稿をセットしたなら、主制御部1は、読取記録部8に対して原稿を読取り圧縮して画像メモリ7に格納するように指示する。読取記録部8が原稿の画像データを格納し終えたならば、主制御部1は、通信制御部、画像変換部、チャネル入出力部の使用状況を調査し、空いている各処理部に動作指示を出す。そして、通信制御部が相手装置と通信に使用する符号化方式や解像度等を取決め、画像変換部が画像メモリ7内の画像データを取決めた符号化方式及び解像度に変換し、チャネル入出力部がチャネルを介して相手装置へ送出する。

【0010】 図3はこのシステムにおけるメインメモリ5のメモリマップである。

【0011】 以後の各システムは、ソフトウェアで実現する各種処理(ジョブ)をタスクという最適な単位に分割し、各タスクをマルチタスクオペレーティングシステム(OS)の環境下で並列動作させる。

【0012】 メインメモリ5は、OSのプログラムを格

納するエリア、OSが各タスクの動作状況管理に使用するタスク制御ブロック(TCB)、プログラムを格納するエリアとワークエリア、そして各種I/O機器のデータ入出力用I/Oポートをメインメモリ5にマッピングしたI/Oエリア(I/O空間)で構成されている。

【0013】ここでは、通信制御部15をソフトウェア制御のタスクAとする。タスクAの通信制御プログラムAは、通信制御ワークエリアAを用いて処理を行い、画像変換I/OエリアAとチャンネル入出力I/OエリアAを介して画像変換部9とチャンネル入出力部11をアクセスする。

【0014】次に同時通信について説明する。タスクAが通信手順を実行する間、幾つかの時点で、相手装置からの応答を待つ等、ある事象が発生するまでタスクAが休止状態となることがある。この期間を利用すれば、他の相手装置との通信が可能である。しかし、このために再びタスクAを起動すると、通信制御プログラムAがワークエリアAを破壊したり、画像変換部9やチャンネル入出力部11にデータを入出力してしまい、休止状態にあるタスクAを再開させることができなくなる。

【0015】そこでこのシステムでは、図4から分かるように、画像変換部、チャンネル入出力部及びチャンネルを二組ずつ備えると共に、タスクBとしてもう一つの通信制御部16を設ける。タスクBの通信制御プログラムBは、通信制御ワークエリアBを用いて処理を行い、画像変換I/OエリアBとチャンネル入出力I/OエリアBを介して、画像変換部10とチャンネル入出力部12をアクセスする。

【0016】この説明のように、従来のシステムは、二通信のタスク各々にプログラムを設け、制御の流れは同等の二プログラムをアクセスするワークエリア及びI/Oエリアのアドレスだけ変えて、メインメモリ5上に二つ配置しなければならず、メモリ領域をむだに消費する。また、プログラムをメンテナンスまたはエンハンスする時、二ヵ所を修正しなければならず、デバッグ効率も良くない。

【0017】そこで、従来のようにタスクとプログラムを一対一に対応させるのではなく、一つのプログラムをN個のタスクに対応させるプログラム構造が提案されている。この構造はリエントラント構造と呼ばれ、例えば、昭和63年8月、昭晃堂発行の「ロードとリンケージエディタ」に記載されている。

【0018】リエントラント(再入)可能なプログラムとは、複数のプログラムから同時に処理を指示されても、問題なく実行するプログラムであり、処理する毎に使用するワークエリアをメモリ上に個別に確保する。

【0019】図6はリエントラント構造を有する通信制御部17を備えた装置のシステム構成であり、図5はそのメモリマップである。

【0020】このシステムでは、二つの通信制御タスク

(タスクA及びB)が一つのリエントラント構造通信制御プログラムを共有する。

【0021】例えば通信要求が発生したとき、図示しない他のタスクはメインメモリ5上にワークエリアAを確保する。そして、確保したワークエリアAと空いている画像変換及びチャンネル入出力I/OエリアAをタスクAに通知し、処理を依頼する。依頼を受けたタスクAは、通知されたワークエリアAとI/OエリアAを用いて、通信制御プログラムを実行する。

【0022】この処理中に、更に通信要求が発生した場合は、図示しない他のタスクはメインメモリ5上に別のワークエリアBを確保し、空いている画像変換及びチャンネル入出力I/OエリアBと共に、タスクBへ処理を依頼する。依頼を受けたタスクBは、タスクAとは異なるワークエリアB及びI/OエリアBを用いて、通信制御プログラムを実行する。

【0023】つまり、第一の従来例は、ワークエリア及びI/Oエリアとしてメインメモリ5上の静的な固定エリアを使用するため、アクセスアドレスだけを変えた通信制御プログラムをメインメモリ5上に二つ配置しなければならなかったが、第二の従来例は、通知された動的なエリアを使用するため、メインメモリ5上に一つ配置すれば良い。

【0024】

【発明が解決しようとする課題】現在のプログラミング技術では、プログラム及び変数を再配置できるように、プログラムや変数にアドレス定数という論理的な名称を付加し、これを用いてプログラムがアクセスする方法が一般的である。アドレス定数を用いたプログラムはアセンブラ、または、コンパイラ等によりオブジェクトプログラムに変換された後、リンカにより他のオブジェクトプログラムと結合されてメモリ上に並び、プログラム内のアドレス定数を実際のワークエリアまたはI/Oエリアのアドレスに置換される。

【0025】第一の従来方式では、通信制御プログラムAと通信制御プログラムBは、互いに異なるアドレス定数によりワークエリアまたはI/Oエリアをアクセスするので、相手のエリアを侵害することはない。

【0026】しかし、第二の従来方式のようなリエントラント構造をもつプログラムが使用するワークエリア、または、I/Oエリアは、実行時に始めて決まる動的なエリアであり、アドレス定数を用いて、プログラムがアクセスするエリアを固定することはできない。

【0027】このため、リエントラント構造をもつプログラムは、実行する毎にワークエリア及びI/Oエリアを確保し、アドレスをポインタ変数として記憶する。そして、記憶したポインタ変数を介して動的なエリアをアクセスする。

【0028】しかし、ポインタ変数による間接的なメモリアccessは、プログラミング言語またはCPUによつ

てはサポートされていないものもある。また、サポートされていても、アドレス定数による直接的なメモリアクセスを用いたプログラムのように、容易に開発することはできない。

【0029】本発明の目的は、アクセスするワークエリア、及び、I/Oエリアとして静的なエリアを使用しながら、一プログラムを並列処理させることが可能な制御方法をもった情報処理装置を提供することにある。

【0030】

【課題を解決するための手段】前記目的達成のため、本発明は、マルチタスクOSの環境下で並列処理するプログラムを備えたファクシミリ装置、または、情報処理装置において、プログラムがアクセスするメモリ領域のアドレスをタスクが使用するメモリ領域のアドレスに変換する手段と、タスクが使用するメモリ領域の位置を特定する情報を記憶する手段と、タスク実行時に使用するメモリ領域の位置に関する情報を前記アドレス変換手段に通知する手段を設けたものである。

【0031】さらに本発明は、マルチタスクOSの環境下で並列処理するプログラムを備えたファクシミリ装置または情報処理装置において、前記プログラムは局所的なデータをアクセスする場合でもメモリ上の仮領域を静的にアクセスし、メモリ上の仮領域を指すアドレスを実際の動的な局所データ領域のアドレスに変換する手段と、実際の局所データ領域の位置を特定する情報を記憶する手段と、タスク実行時に使用するメモリ領域の位置に関する情報を前記アドレス変換手段に通知する手段を設けたものである。

【0032】さらに、本発明は、マルチタスクOSの環境下で並列処理するプログラムを備えたファクシミリ装置または情報処理装置において、前記プログラムは局所的なI/O機器をアクセスする場合、メモリ上の仮領域をI/O空間として静的にアクセスし、メモリ上の仮領域を指すアドレスを実際の動的な局所I/O空間のアドレスに変換する手段と、実際の局所I/O空間の位置を特定する情報を記憶する手段と、タスク実行時に使用するI/O空間の位置に関する情報を前記アドレス変換手段に通知する手段を設けたものである。

【0033】

【作用】本発明の情報処理装置によれば、前記アドレス変換手段は、アクセスするメモリ領域のアドレスを使用するメモリ領域のアドレスに自動的に変換する。このため、あるプログラムを複数並列に処理する場合でも、各タスクの前記メモリ領域の記憶手段に異なる位置を設定しておけば、並列処理しているタスク間で、他タスクのメモリ領域を侵害することがない。

【0034】

【実施例】以下、本発明に係るファクシミリ装置の実施例について説明する。

【0035】図2は本発明の第一の実施例に関するファ

クシミリ装置のシステム構成であり、図1はメモリマップである。

【0036】従来例のシステム構成(図4または6)と異なる点は、メモリ管理部4及びバンクメモリ6を備えることである。

【0037】図1に示すように、メインメモリ5上には、OS、TCB、通信制御プログラムに加え、バンクウィンドウを配置する。バンクウィンドウには、ウィンドウサイズに合わせて分割されたバンクメモリ6(以下、分割されたバンクメモリの個々をバンクとする)を反映させてあり、ある時点でバンクウィンドウには一つのバンクが写し込まれる。それぞれのバンクはバンク番号というユニークな番号で管理され、メモリ管理部4が、実行すべきバンクをバンクウィンドウに写し込まずよう切替制御する。本実施例では、バンクウィンドウに二つのバンク20、21を対応させ、それぞれのバンクに、通信制御ワークエリア、画像変換I/Oエリア、チャネル入出力I/Oエリアを割り当てている。通信制御プログラムは、ワークエリア及びI/Oエリアとして、バンクウィンドウという静的なエリアをアクセスするようにコーディングされている。また、I/O機器の入出力用I/Oポートは、バンク20もしくはバンク21のI/Oエリアに相当するアドレスに割付ける。

【0038】図7はタスクの動作を管理するタスク制御ブロック(TCB)の構造である。TCBには、タスクが次に実行を始めるプログラムアドレスを格納するプログラムカウンタ退避エリアと、タスクが使用するバンクの番号を格納するバンク番号退避エリアを設け、同時二通信まで処理できるように、一つの通信制御プログラムに対して、二タスクA、BのTCB18、19を用意する。

【0039】図8は、メインメモリ5上のバンクウィンドウ及びバンクメモリの配置例を示すものである。本実施例では、メインメモリ5のアドレス「D000H」から「EFFFH」をバンクメモリ6に割当てている。また、バンクウィンドウはメインメモリ5上のアドレス「C000H」から「CFFFH」に配置し、アドレス「D000H」から「DFFFH」をバンク20、アドレス「E000H」から「EFFFH」をバンク21としている。このとき、バンク番号はそれぞれ1及び2とする。通信制御プログラムがワークエリアまたはI/Oエリアをアクセスする際は、アドレス「C000H」から「CFFFH」のバンクウィンドウをアクセスする。そのとき、メモリ管理部4は、そのアクセスするエリアのアドレスを、起動中のタスクに応じてバンク20またはバンク21のアドレスに変換する。

【0040】次に、本発明のファクシミリ装置における同時通信処理方式を説明する。

【0041】通信要求が発生した場合、図示しない他のタスクは、OSに対して、通信制御タスクの起動を要求する。この時、TCBのプログラムカウンタ退避エリア

に、通信制御プログラムの実行開始アドレスを登録し、更に、バンク番号退避エリアに使用する空きバンクのバンク番号を登録しておく。

【0042】図9は、OSがタスクの起動要求を受けた場合、そのタスクの実行に先立つディスパッチ処理を示すものである。

【0043】まず、OSは起動するタスクのTCB内のバンク番号退避エリアを参照し（ステップ901）、メモリ管理部4にバンク番号を通知する（ステップ902）。このとき必要ならば、バンク内の変数等を初期化する。次に、同じTCB内のプログラムカウンタ退避エリアに格納されたアドレスからプログラムを実行する（ステップ903）。

【0044】通信制御プログラムはその実行開始アドレスから処理を始め、ワークエリアまたはI/Oエリアをアクセスするために、バス2上にバンクウィンドウのアドレスを出す。このとき、メモリ管理部4は、バンクウィンドウのアドレスを実際のバンクのアドレスに変換する。

【0045】図10はメモリ管理部4のアドレス変換処理を示すものである。

【0046】メモリ管理部4は、バス2を監視し、アドレスが出力されるのを待つ（ステップ1001）。アドレスが出力されたならば読込み（ステップ1002）、バンクウィンドウのアドレスであるか確認する（ステップ1003）。もし、バンクウィンドウのアドレスでなければ、次のステップ1004、1005を実行しない。しかし、バンクウィンドウのアドレスである場合は、図9のステップ902においてOSから通知されたバンク番号を読込み（ステップ1004）、そのバンク番号に16進の「1000H」を乗算し、アドレスに加算する（ステップ1005）。

【0047】次に、アドレスがI/Oエリアを指しているか確認する（ステップ1006）。もしI/Oエリアではない場合、メインメモリ5またはバンクメモリ6の該当のアドレスをアクセスする（ステップ1007）。I/Oエリアの場合は、対応するI/O機器をアクセスする（ステップ1008）。

【0048】例えば、最初の通信要求に対して、タスクAがTCB18及びバンク20を用いて実行されると、プログラムがアクセスする「C000H」から「CFFFH」のアドレスは、「D000H」から「DFFFH」のアドレスに変換される。そして、タスクAが実行中に別の通信要求が発生した場合、図示しない他のタスクは、通信制御TCB19及びバンク21によるタスクBの起動を依頼すれば、プログラムがアクセスする「C000H」から「CFFFH」のアドレスは、「E000H」から「EFFFH」のアドレスに変換される。

【0049】このように、各タスクが共有しているプログラムは、静的なバンクウィンドウ上に配置した仮のワ

ークエリア及びI/Oエリアを、例えば、アドレス定数でアクセスすることにより、バンクメモリ6上の各タスクが使用する動的なワークエリア及びI/Oエリアを自動的にアクセスできる。

【0050】また、第一の実施例では一バンクを一タスクが占有しているが、装置の仕様によっては複数のタスクで一バンクを共有しても良い。さらに第一の実施例では、全てのワークエリア及びI/Oエリアをバンクに割り当てているが、タスク間で侵害しないワークエリア及びI/Oエリアはメインメモリ5上に割り当てても良い。

【0051】以上の点を考慮したシステムのメモリマップを図11に示す。

【0052】本実施例のシステムは三プログラムから成る。この内、Zプログラムは一つのタスクに使われるが、Xプログラム及びYプログラムは並列処理の可能性があるため、各々タスクAとB及びタスクCとDでプログラムを共有する。また、各タスクで競合しないエリアは、タスク共通ワークエリア及びタスク共通I/Oエリアとしてメインメモリ5上に配置する。

【0053】本実施例では、一バンクにX及びYプログラムのワークエリアとI/Oエリアを配置し、一バンクを二プログラムで共有する。例えば、Xプログラムに対応づけられるタスクAとB、及びYプログラムに対応づけられるタスクCとDとを連動して実行させる場合等は、並列処理させるために、第一の実施例では四バンク必要であるが、本実施例では、XタスクAとYタスクCのTCB内バンク番号退避エリアに同一バンク20のバンク番号を設定し、XタスクBとYタスクDのTCB内バンク番号退避エリアに同一バンク21のバンク番号を設定することで、二バンクで済み、更にXタスクまたはYタスクは、連動しているタスクのワークエリア及びI/Oエリアを容易に参照することもできる。

【0054】以上説明した実施例はファクシミリ装置に関するものであるが、本発明は一プログラムを並列処理させる全ての情報処理装置にも適用可能である。

【0055】

【発明の効果】本発明のファクシミリ装置及び情報処理装置によれば、プログラムがアクセスする静的なメモリ領域のアドレスを、実際にタスクが使用する動的なメモリ領域のアドレスに自動変換する。このため、並列処理するタスクのメモリ領域のアドレスを侵害することがないように意識せずに、容易にプログラムを開発することができる。

【図面の簡単な説明】

【図1】本発明の第一の実施例のメモリマップ、

【図2】本発明の第一の実施例のシステムブロック図、

【図3】第一の従来装置のメモリマップ、

【図4】第一の従来装置のシステムブロック図、

【図5】第二の従来装置のメモリマップ、

【図6】第二の従来装置のシステムブロック図、

【図7】本発明のタスク制御ブロック（TCB）の説明図、

【図8】本発明のバンクメモリの構成例を示す説明図、

【図9】本発明のOSディスパッチ処理を表すフローチャート、

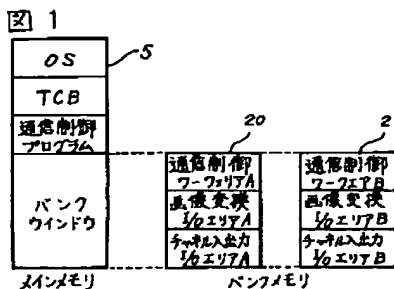
【図10】本発明のメモリ管理部の処理を表すフローチャート、

【図11】本発明の第二の実施例のメモリマップ。

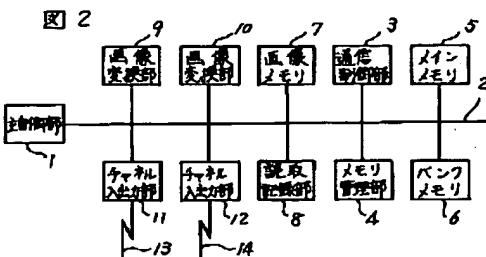
【符号の説明】

- 1…主制御部、
2…バス、
5…メインメモリ、
7…画像メモリ、
8…読取記録部、
9、10…画像変換部、
11、12…チャネル入出力部、
13、14…回線。

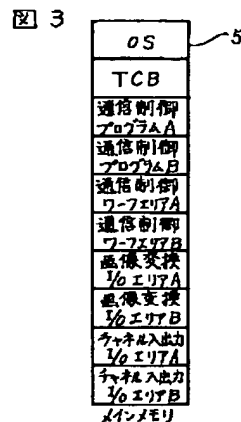
【図1】



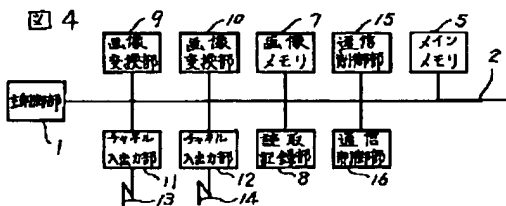
【図2】



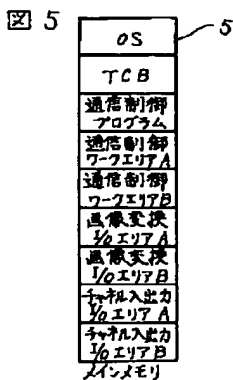
【図3】



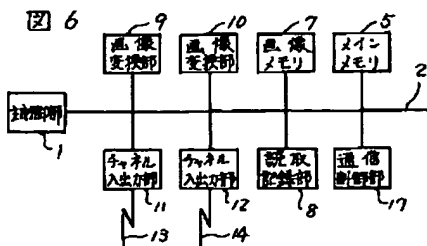
【図4】



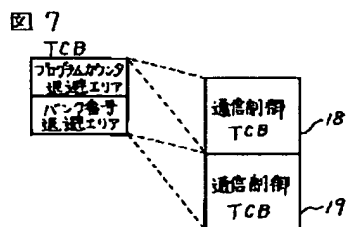
【図5】



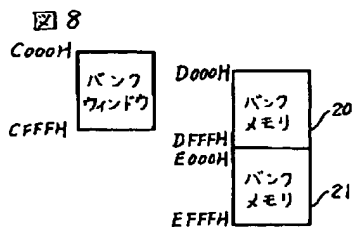
【図6】



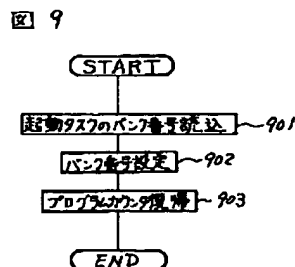
【図7】



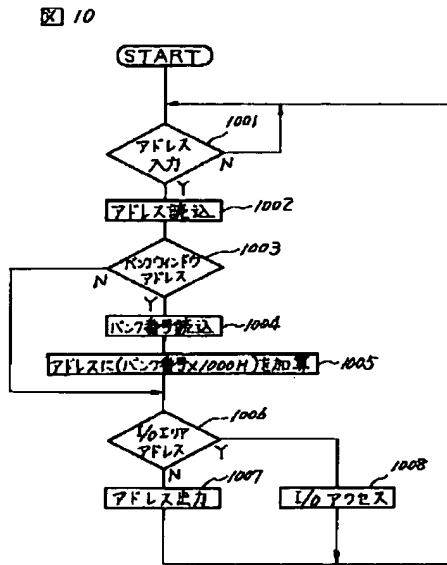
【図8】



【図9】



【図10】



【図11】

